sumário

Apresenta-se uma arquitectura envolvendo uma memória de massa (diskette) associada a um microprocessador dotado de memórias de trabalho semi-associativas.

Um conjunto de funções primitivas, autonomiza a capacidade de processamento, através da criação e acesso a ficheiros. Simulação de periféricos lentos, capacidade de execução local de programas carregados do exterior e possibilidade de conhecimento do estado do sistema.

Privilegia-se a ligação série visando permitir a inserção fácil deste processador dedicado, em qualquer Sistema Informático.

A inserção de memórias de massa em pequenos sistemas informáticos constitui um problema delicado, resolvido habitualmente ao nível da definição da arquitectura, (Hardware), e do sistema de exploração.

No caso específico dos sistemas baseados em micro-computadores, a tecnologia actual tem permitido utilizar controladores de um ou vários drives de diskettes e/ou discos rígidos (integrados ou não) apoiados em muitos casos em processos de DMA, inserindo-se complementarmente no sistema de exploração programas utilitários de gestão de ficheiros.

São frequentes também, soluções, que na ausência de um sistema de exploração, permitem um mínimo de controlo das memórias de massa. Estas soluções encontram-se sob a forma de "Firmware" de simulação, ou de extensão, das facilidades que os controladores Hardware fornecem.

Adicionalmente, não devem ser ignoradas propostas de sistemas de exploração em que o módulo de gestão de entradas/saídas se encontra de tal modo individualizada, que é possível a sua instalação em arquitecturas

não normalizadas. Consegue-se assim assegurar uma independência relativa entre o material (Hardware) e a programação sistema.

Esta via, de que registamos a importância, poderá assegurar um caminho para a solução de disparidades decorrentes da multiplicidade de sistemas de exploração existentes (um para cada equipamento) e de não compatibilidade do restante software instalado.

No caso presente, o projecto de que se propõe o desenvolvimento, pretende investir numa direcção que assegure descentralização e Independência de Processamento associada a uma grande flexibilidade (facilidade) de ligação física de um "módulo" de memória de massa a um conjunto alargado de sistemas informáticos, contemplando situações em que não se torna evidente a necessidade de um sistema de exploração central complexo (arquitecturas de pequena dimensão).

A fim de atingir estes objectivos. optou-se por uma arquitectura em que se associaram uma capacidade relativamente elevada de processamento ao nível da própria memória de massa, uma maior sofisticação tecnológica de processos de organização e pesquisa de informação, (associatividade) e a utilização de interfaces normalizadas. As camadas de programação que assegurarão a ligação corrente com o exterior, irão basear-se num conjunto de primitivas que tem como argumentos: Ficheiros, Informação de Estado, Processos de entrada/saída e módulos de programas. A interface de ligação de Hardware foi simplificada, optando-se pela comunicação série assíncrona.

A coerência de utilização deste tipo de comunicação implica que os processos de transferência de dados entre este e o processador central incidem sobre informação já triada (a comunicação série é mais lenta) obtida mediante processos mais elaborados de pesquisa e processamento de ficheiros (associatividade). Torna-se necessário também inserir capacidade de processamento autónomo de entrada/saída a nível local (Ex. impressão) sendo-se conduzido directamente à definição de periféricos virtuais e à implementação de processos de spooling. (Gestão de filas de espera).

Uma extensão imediata, permitindo minimizar tempos e quantidades de informação a transferir, apoia-se na Introdução de uma primitiva de execução local de programas previamente colocados em memória de massa, ou carregados a partir do processador central.

A independência relativa deste processador em relação ao sistema central a que venha a estar ligado, Implicara, como se afirmou, uma necessidade de exploração "rentável" da sua capacidade de processamento, especialmente no que se refere a organização e pesquisa de informação. A tradução de

memórias semi-associativas neste processador visa viabilizar essa pretensão. As memórias a utilizar (1) assentam numa arquitectura (Hardware) que permite o seu acesso como vulgar memória de acesso aleatório (RAM) ou como sendo constituída por módulos de 16 "Buffers" de 256 bytes. Estes Buffers autorizam o acesso local em paralelo permitindo realizar operações lógicas simultâneas sobre 15 bytes. (um de cada Buffer) (Ex. comparações >, =, <, multiwrite, etc.). Estes módulos podem ainda ser associados em paralelo dilatando o espaço de acesso simultâneo a $(28 \times 16) \times N$ bytes, sendo N o número de módulos inseridos.

Deste modo, um processador especializado como o que atrás se descreve, poderá ser auxiliar poderoso na implementação de um número diversificado de aplicações, uma vez que apresenta já "prontas a ser utilizadas" um conjunto de facilidades que constituem normalmente um ponto delicado da organização de Informação que habitualmente suporta um vasto número de aplicações.

2- ARQUITECTURA PROPOSTA

No diagrama 1 apresenta-se a arquitectura que se pretende implementar.

O suporte em diskettes poderá ser um princípio de "5" ou "8" polegadas simples ou dupla densidade (e/ou dupla face) uma vez que existem soluções tecnológicas ao nível do controlador que asseguram o seu funcionamento.

O Handler dos drives estará sobre o micro-computador local a camada mais baixa da programação necessária.

Em princípio o controlador poderá ser integrado, embora no protótipo a realizar se parta de uma implementação discreta a "inteligência" da interface será suportada num microprocessador 8080.

Para além das memórias habituais (RAM, ROM e EPROM) existirão memórias semi-associativas destinadas a facilitar a implementação e acesso de ficheiros.

Finalmente, as Interfaces assentarão sobre componentes especializados em processos de comunicação serie (UARTS e USARTS) e paralela (PPI ou outros componentes). A interface de comunicação com o exterior será no primeiro caso por "Loop" de corrente (20mA) ou sinais em tensão (RS232) e no segundo através de, sinais lógicos (TTL compatíveis) associadas a um protocolo.

3 - PROGRAMAÇÃO PROPOSTA

As funções básicas que se pretendem implementar serão as seguintes:

A - Primitiva de definição de ficheiros

Através da introdução de parâmetros é possível definir cheiros que se irão utilizar nas diferentes aplicações.

Definir-se-ão assim dimensões de "records", natureza e comprimento de campos e processos particulares, que lhe estarão associados (tabelas).

B - Primitivas de acesso

Estarão disponíveis primitivas que operando sobre os ficheiros permitem aceder à informação tornando os processos de pesquisa transparentes para o utilizador.

Estas primitivas apoiar-se-ão no uso intensivo das memórias semi-associativas.

Programas adicionais que utilizem estas primitivas como argumentos poderão vir a ser implementados em fase posterior.

C - Primitivas de estado

Tendo o processador um funcionamento com grande autonomia torna-se necessário ao "exterior" poder conhecer "macroscopicamente" o seu estado funcional de modo a poder sincronizar processos.

D - Primitivas de entrada/saída

Distinguir-se-ão dois processos:

1 - Suporte de máquinas virtuais - destinam-se basicamente a simular em memória periféricos lentos de modo a facilitar o funcionamento de um processador exterior (central). Implica a criação e gestão de filas de espera associadas a cada processo. Em princípio tratar-se-á de informação já formatada.

2 - Saída de dados - pretende-se dispor de primitivas de formatação de dados (basicamente para impressão ou saída vídeo) cujos argumentos serão os ficheiros que se pretendem operar. Serão inseridas funções aritméticas permitindo operar sobre campos dos records durante a formatação.

E - Primitiva de carregamento de programas

O aproveitamento da capacidade local de processamento justifica a inclusão desta facilidade, embora haja que ultrapassar os problemas de origem de carregamento e de linguagem máquina distinta do processador central.

4 - LIGAÇÃO DE Periféricos

No diagrama 2 exemplifica-se a filosofia de ligações de periféricos (interface serie).

A impressora poderá ser colocada sob controlo de qualquer dos processadores. No exemplo indicado o processador exterior e processador "diskette" mantêm o acesso a uma impressora.